

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-028333

(43)Date of publication of application : 28.01.2000

(51)Int.Cl.

G01B 11/24

G01B 11/30

(21)Application number : 10-197375

(71)Applicant : DAINIPPON SCREEN MFG CO LTD

(22)Date of filing : 13.07.1998

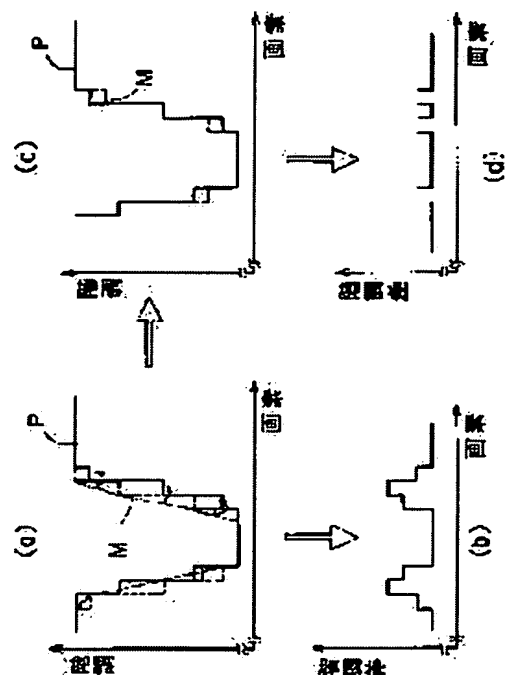
(72)Inventor : SASA YASUSHI
ONISHI HIROYUKI

(54) METHOD FOR DETECTING PATTERN DEFECT AND DEVICE THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To attain highly precise defect detection without detecting a unitization error as a defect.

SOLUTION: Pattern matching by a 'shaking method' is operated to a master pattern M and an object pattern P being multivalue images having gradation in this pattern defect detecting method. The master pattern M is 'shaken' to the object pattern P by using the width of one pixel or less as a unit. The master pattern M and the object pattern P don't show any satisfactory coincidence in (a), and a large gradation difference is caused in the both patterns as shown in (b). When the master pattern M is shifted from the object pattern P to the right side in a figure by 0.4 picture elements, further satisfactory coincidence is generated in the both pattern as shown in (c), and the gradation difference is reduced in the both patterns as shown in (d).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-28333

(P2000-28333A)

(43)公開日 平成12年1月28日(2000.1.28)

(51)Int.Cl.⁷

識別記号

F I

テマコード(参考)

G 0 1 B 11/24

G 0 1 B 11/24

F 2 F 0 6 5

11/30

11/30

K

G

審査請求 未請求 請求項の数6 O L (全 17 頁)

(21)出願番号 特願平10-197375

(22)出願日 平成10年7月13日(1998.7.13)

(71)出願人 000207551

大日本スクリーン製造株式会社

京都府京都市上京区堀川通寺之内上る4丁

目天神北町1番地の1

(72)発明者 佐々 泰志

京都市上京区堀川通寺之内上る4丁目天神

北町1番地の1 大日本スクリーン製造株

式会社内

(74)代理人 100089233

弁理士 吉田 茂明 (外2名)

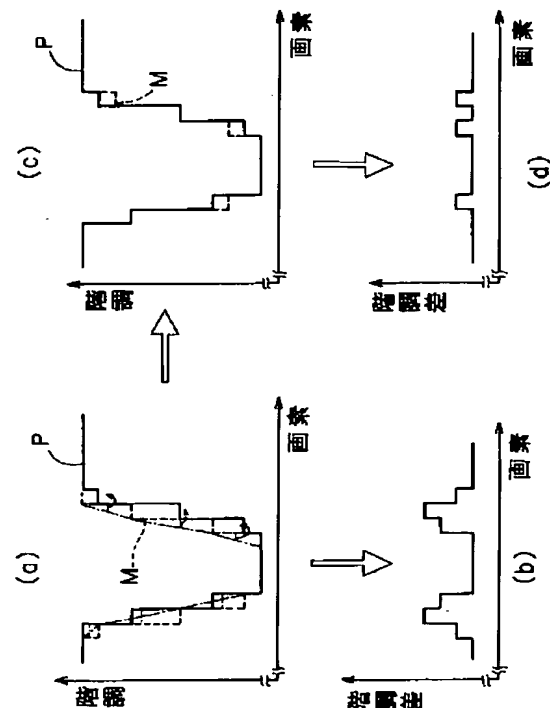
最終頁に続く

(54)【発明の名称】 パターン欠陥検出方法およびパターン欠陥検出装置

(57)【要約】

【課題】 量子化誤差を欠陥として検出することなく、かつ高精度の欠陥検出を行うことができるパターン欠陥検出方法およびパターン欠陥検出装置を提供する。

【解決手段】 階調を備えた多値画像であるマスターパターンMとオブジェクトパターンPに対して「揺すらせ法」によるパターンマッチングを行う。その際、マスターパターンMを1画素未満の幅を単位としてオブジェクトパターンPに対して「揺すらせ」る。(a)ではマスターパターンMとオブジェクトパターンPがあまりよい一致を示しておらず、両パターンには(b)に示すような大きな階調差が生じている。これに対してマスターパターンMをオブジェクトパターンPに対して0.4画素分、図中右側へ揺すらせると(c)に示すように両パターンがよりよい一致を示し、(d)に示すように両パターンには階調差が少なくなっている。



【特許請求の範囲】

【請求項 1】 2次元オブジェクトパターンを2次元マスターパターンと所定の大きさの区域ごとと比較して欠陥検出を行なうパターン欠陥検出方法であって、前記オブジェクトパターンの検査区域と当該検査区域に対し位置的に対応すべきマスターパターンの区域を中心として所要画素数周辺を拡張した拡張区域にわたって2次元的に単位量ずつ所定量だけ位置ずれた複数のマスター区域とを設定し、

前記複数のマスター区域の多値画像信号と、前記検査区域の多値画像信号とを、前記マスター区域毎にそれぞれ比較して欠陥検出を行なうもので、

(a)前記複数のマスター区域のそれぞれに対して、当該マスター区域と前記検査区域との相対応する画素毎に多値画像信号の階調差の絶対値である階調差絶対値を求める工程と、

(b)前記複数のマスター区域のそれぞれに対する前記階調差絶対値を所定のしきい値と比較し、全ての前記マスター区域において前記しきい値以上である前期階調差絶対値を含む場合には前記検査区域には欠陥有りと判定し、1以上の前記マスター区域において全ての前記階調差絶対値が前記しきい値未満である場合には前記検査区域には欠陥無しと判定する工程と、を備えることを特徴とするパターン欠陥検出方法。

【請求項 2】 2次元オブジェクトパターンを2次元マスターパターンと所定の大きさの区域ごとと比較して欠陥検出を行なうパターン欠陥検出装置であって、前記オブジェクトパターンの多値画像信号を入力する手段と、

前記マスターパターンの多値画像信号を記憶する手段と、

前記オブジェクトパターンの検査区域内の多値画像信号と、前記検査区域と位置的に対応すべき前記マスターパターンの区域を中心として所要画素数周辺に拡張した拡張区域にわたって2次元的に単位量ずつ所定量だけ位置ずれた複数のマスター区域内の多値画像信号とをそれぞれ抽出する抽出手段と、

前記複数のマスター区域内の多値画像信号と、前記検査区域内の多値画像信号とを入力する検査手段とを備え、前記検査手段は、

前記複数のマスター区域のそれぞれに対して、当該マスター区域と前記検査区域との相対応する画素毎に多値画像信号の階調差の絶対値である階調差絶対値を求め、前記複数のマスター区域のそれぞれに対する前記階調差絶対値と所定のしきい値と比較し、全ての前記マスター区域において前記しきい値以上である前記階調差絶対値を含む場合には前記検査区域には欠陥有りと判定し、1以上の前記マスター区域において全ての前記階調差絶対値が前記しきい値未満である場合には前記検査区域には欠陥無しと判定するものであることを特徴とするパター

ン欠陥検出装置。

【請求項 3】 請求項 2に記載のパターン欠陥検出装置であって、

前記単位量が1画素のサイズより小さいものであり、前記抽出手段が前記マスターパターンの多値画像信号を補間して前記単位量ずつ前記所定量だけ位置ずれた複数のマスター区域の多値画像信号を得るものであることを特徴とするパターン欠陥検出装置。

【請求項 4】 請求項 3に記載のパターン欠陥検出装置であって、

前記補間が2次元の直交軸のそれぞれの方向について行うものであることを特徴とするパターン欠陥検出装置。

【請求項 5】 請求項 2ないし請求項 4のいずれかに記載のパターン欠陥検出装置であって、

前記検査手段が、

前記検査区域内の多値画像信号と前記複数のマスター区域のそれぞれの多値画像信号との対応する全ての画素における前記階調差絶対値のうちの最大値を前記複数のマスター区域のそれぞれに対して求めて保持する最大差保持手段と、

前記複数のマスター区域に対する前記最大値のうちの最小値を選択する最小値選択手段と、

前記最小値が前記しきい値未満である場合には前記欠陥無しの判定を行い、前記しきい値以上であれば前記欠陥有りの判定を行う判定手段とを備えるものであることを特徴とするパターン欠陥検出装置。

【請求項 6】 請求項 2ないし請求項 4のいずれかに記載のパターン欠陥検出装置であって、

前記検査手段が、

前記検査区域内の多値画像信号と前記複数のマスター区域のそれぞれの多値画像信号との対応する画素の前記階調差絶対値を求める階調差算出手段と、

前記複数のマスター区域のそれぞれに対して、全ての前記階調差絶対値が前記しきい値未満の場合には当該マスター区域はパターン一致と判定し、少なくとも1の前記階調差絶対値が前記しきい値以上の場合には当該マスター区域はパターン不一致と判定する一致判定手段と、

前記複数のマスター区域のそれぞれに対する前記一致判定手段による比較結果を保持する比較結果保持手段と、

前記比較結果保持手段に保持された全ての前記比較結果が前記パターン不一致の場合には前記検査区域には前記欠陥無しの判定を行う結果判定手段とを備えるものであることを特徴とするパターン欠陥検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、プリント配線板、ICマスクパターン、リードフレーム等のパターンを所定の大きさの区域ごとにマスターパターンと比較し

10

20

30

40

50

3

て欠陥検出を行なうパターン欠陥検出方法およびパターン欠陥検出装置に関する。

【0002】

【従来の技術】図18は従来の比較法によるパターン欠陥検査の処理概要を説明するための図である。

【0003】従来から、プリント配線板等のパターン欠陥を検査する方法として、比較法と呼ばれる欠陥検査方法が知られている。この方法では検査対象のパターンであるオブジェクトパターンと基準となるパターンであるマスターパターンとを重ね合わせて比較する。それに際して、これらオブジェクトパターンやマスターパターンは、まずCCD等の撮像素子によって得られた画像データをA/D変換することによって階調を備えた多値画像データとして与えられる。そして、そのような多値画像データとしてのオブジェクトパターンやマスターパターンをそれぞれ所定のしきい値で2値化処理して2値画像データとした後にそれらを重ね合わせ、両画像が互に異なる部分を欠陥Dとして検出していた。

【0004】

【発明が解決しようとする課題】ところで、図18に示すように多値画像を2値化する場合に2値化しきい値の取り方により図示のように2値画像データではパターンの端縁部分には1画素以下の量子化誤差Qが生じることがある。しかしながら、これらは本来欠陥ではないので、これらを欠陥として検出してしまうことは望ましくない。そのため、従来は欠陥検出の最低単位としてウィンドウを2×2画素や3×3画素等の1画素以上のサイズとすることによって量子化誤差Qを欠陥と判定しないようにしていた。

【0005】しかし、この方法では逆に1画素程度の欠陥は検出できないという問題があった。

【0006】この発明は、従来技術における上述の問題の克服を意図しており、量子化誤差を欠陥として検出することなく、かつ高精度の欠陥検出を行うことができるパターン欠陥検出方法およびパターン欠陥検出装置を提供することを目的とする。

【0007】

【課題を解決するための手段】上記の目的を達成するため、この発明の請求項1に記載の方法は、2次元オブジェクトパターンを2次元マスターパターンと所定の大きさの区域ごとに比較して欠陥検出を行なうパターン欠陥検出方法であって、オブジェクトパターンの検査区域と当該検査区域に対し位置的に対応すべきマスターパターンの区域を中心として所要画素数周辺を拡張した拡張区域にわたって2次元的に単位量ずつ所定量だけ位置ずれた複数のマスター区域とを設定し、複数のマスター区域の多値画像信号と、検査区域の多値画像信号とを、マスター区域毎にそれぞれ比較して欠陥検出を行なうもので、(a)複数のマスター区域のそれぞれに対して、当該マスター区域と前記検査区域との相対対応する画素毎に多

4

値画像信号の階調差の絶対値である階調差絶対値を求める工程と、(b)複数のマスター区域のそれぞれに対する階調差絶対値を所定のしきい値と比較し、全てのマスター区域においてしきい値以上である前期階調差絶対値を含む場合には検査区域には欠陥有りと判定し、1以上の前記マスター区域において全ての階調差絶対値がしきい値未満である場合には検査区域には欠陥無しと判定する工程と、を備える。

【0008】また、この発明の請求項2に記載の装置は、2次元オブジェクトパターンを2次元マスターパターンと所定の大きさの区域ごとに比較して欠陥検出を行なうパターン欠陥検出装置であって、オブジェクトパターンの多値画像信号を入力する手段と、マスターパターンの多値画像信号を記憶する手段と、オブジェクトパターンの検査区域内の多値画像信号と、検査区域と位置的に対応すべきマスターパターンの区域を中心として所要画素数周辺に拡張した拡張区域にわたって2次元的に単位量ずつ所定量だけ位置ずれた複数のマスター区域内の多値画像信号とをそれぞれ抽出する抽出手段と、複数のマスター区域内の多値画像信号と、検査区域内の多値画像信号とを入力する検査手段とを備え、検査手段は、複数のマスター区域のそれぞれに対して、当該マスター区域と検査区域との相対対応する画素毎に多値画像信号の階調差の絶対値である階調差絶対値を求め、複数のマスター区域のそれぞれに対する階調差絶対値と所定のしきい値と比較し、全ての前記マスター区域においてしきい値以上である階調差絶対値を含む場合には検査区域には欠陥有りと判定し、1以上のマスター区域において全ての階調差絶対値がしきい値未満である場合には検査区域には欠陥無しと判定するものであることを特徴とする。

【0009】また、この発明の請求項3に記載の装置は、請求項2に記載のパターン欠陥検出装置であって、単位量が1画素のサイズより小さいものであり、抽出手段がマスターパターンの多値画像信号を補間して単位量ずつ所定量だけ位置ずれた複数のマスター区域の多値画像信号を得るものであることを特徴とする。

【0010】また、この発明の請求項4に記載の装置は、請求項3に記載のパターン欠陥検出装置であって、補間が2次元の直交軸のそれぞれの方向について行うものであることを特徴とする。

【0011】また、この発明の請求項5に記載の装置は、請求項2ないし請求項4のいずれかに記載のパターン欠陥検出装置であって、検査手段が、検査区域内の多値画像信号と複数のマスター区域のそれぞれの多値画像信号との対応する全ての画素における階調差絶対値のうちの最大値を複数のマスター区域のそれぞれに対して求めて保持する最大差保持手段と、複数のマスター区域に対する最大値のうちの最小値を選択する最小値選択手段と、最小値が前記しきい値未満である場合には欠陥無しの判定を行い、しきい値以上であれば欠陥有りの判定を

行う判定手段とを備えるものであることを特徴とする。

【0012】また、この発明の請求項6に記載の装置は、請求項2ないし請求項4のいずれかに記載のパターン欠陥検出装置であって、検査手段が、検査区域内の多値画像信号と複数のマスター区域のそれぞれの多値画像信号との対応する画素の階調差絶対値を求める階調差算出手段と、複数のマスター区域のそれぞれに対して、全ての階調差絶対値がしきい値未満の場合には当該マスター区域はパターン一致と判定し、少なくとも1の階調差絶対値が前記しきい値以上の場合には当該マスター区域はパターン不一致と判定する一致判定手段と、複数のマスター区域のそれぞれに対する一致判定手段による比較結果を保持する比較結果保持手段と、比較結果保持手段に保持された全ての比較結果がパターン不一致の場合には検査区域には欠陥有りの判定を行い、少なくとも1つの比較結果がパターン一致であれば検査区域には欠陥無しとの判定を行う結果判定手段とを備えるものであることを特徴とする。

【0013】

【発明の実施の形態】以下、この発明の実施の形態を図面に基づいて説明する。

【0014】<1. 実施の形態の原理>図1は、本発明の実施の形態に係るパターン欠陥検出方法における「揺すらせ法」をイメージ的に示した図である。この実施の形態では、オブジェクトパターンの検査区域P0に対し、位置的に対応するマスターパターンのエリアM0を中心として、その区域（エリア）に所要画素数周辺を拡張した拡張区域に2次元的に1/5（0.2）画素ずつ所

$$H_i = \text{INT} \{ G_{i-1} \cdot (1-x) + G_i \cdot x \} \quad \dots (1)$$

ただし、 $x = 0.2, 0.4, 0.6, 0.8$

例えば、隣り合う画素の階調値が $G_{i-1} = 100$ および $G_i = 60$ で $x = 0.2$ の場合、上式より $H_i = 92$ となる。

【0020】なお、この実施の形態では±1画素の揺すらせを行うため $x = 0$ または1となるマスターパターンの画像信号も必要となるが、これらについては画素位置 i またはそれに隣接する画素位置の画像信号をそのまま用いればよいので補間は必要ない。また、(1)式は画素位置として1次元的な偏位についての式であるが、これを2次元的に行う。すなわち、主走査方向および副走査方向それぞれについて(1)式を用いて補間画像を生成する。

【0021】このようにして、1画素未満単位で偏位した複数のマスター区域M11～MBBを設定すれば、検査物が1画素未満位置ずれしている場合でも、その検査区域P0に位置的に対応するマスターパターンが、マスター区域M11～MBBのうちのいずれかに存在することとなる。図1(a)の例では、検査区域に対応するオブジェクトパターンPが、基準位置に対し、上方向に0.8画素、左方向に0.8画素位置ずれした場合を想定してお

定量だけ位置ずれした複数のマスター区域を設定し、このマスター区域M11～MBB添え字は16進数表示）と、検査区域P0とをそれぞれ比較して欠陥検出を行なう。

この場合、拡張区域の設定範囲は、検査物の位置ずれや歪等による位置ずれ誤差を吸収できるような範囲とし、図1では、エリアM0（＝マスター区域M66）を中心として、その上下左右に1画素ずつ位置ずれした場合を例示している。

【0015】ただし、基のマスターパターンの多値画像信号は画素単位のものである。それに対し、この実施の形態では補間により1画素未満単位で偏位させた（揺すらせた）多値画像信号を生成している点が異なっている。

【0016】図2はこの実施の形態における1画素未満単位で偏位した多値画像信号の概念を説明するための図である。図2に示すようにこの実施の形態では0.2画素偏位した状態のマスターパターンの画像の生成を例として説明する。

【0017】この実施の形態では、1画素未満単位の偏位画像信号を求めるために、隣接する画素の階調信号に基づいて線形補間を用いることによって、そのように偏位した画像信号を求めている。

【0018】以下、基となるマスターパターンの画素位置 i の画像信号（階調値）を G_i と表わし、1画素未満単位で偏位させた画素 i に対応する画像信号（階調値）を H_i と表わす。このとき、 H_i を求める式は以下の通りとなる。

【0019】

30 り、検査区域P0にちょうど位置の合うマスターパターンは、本来この位置で合致すべきマスター区域M66ではなく、マスター区域M66から下方向に0.8画素、右方向に0.8画素位置ずれした位置にあるマスター区域M6Aである。

【0022】このようなマスター区域群を設定したうえで、次に、上記図1(a)に示す検査区域P0における画像信号と、図1(b)に示す各マスター区域M11～MBBにおける画像信号とを、それぞれ比較する。すなわち、各区域内に、所定の画素サイズ、この実施の形態では1画素サイズの欠陥検査ウィンドウ W, W' をそれぞれ設定し、この検査ウィンドウ W, W' を位置的に対応させながら区域全域に亘り走査して、マスターパターンとオブジェクトパターンの欠陥検査ウィンドウ W, W' 内の各画素の階調差の絶対値を求める。

【0023】図3は1画素未満単位の偏位画像信号を用いて「揺すらせ法」による比較を行った例を示す図であり、図3(a)～(d)においては横軸を画素位置としており、図3(a)および(c)では縦軸を画像信号の階調とし、図3(b)および(d)ではそれぞれ縦軸を図3(a)および(c)の画像信号の階調差の絶対値と

している。ただし、画素位置は実際には2次元的に分布しているが、ここでは説明の簡略化のために1次元で表している。

【0024】図3(a)はオブジェクトパターンPとマスターパターンMとの間に1画素未満の位置ずれが生じている場合、より正確には0.4画素程度の位置ずれが生じている場合に両者を重ね合わせた様子を示している。ここでは欠陥検査ウィンドウW、W'として1画素サイズのものをを用いているので、図3(a)において画素位置を表す横軸に沿ってそれらウィンドウW、W'を移動させつつ両パターンの階調差の絶対値を求めていくと図3(b)のようになる。図3(b)から分かるようにオブジェクトパターンに欠陥がないにもかかわらず両パターンに多くの階調差が生じていることが分かる。そして、図3(a)から明らかなように、このようなオブジェクトパターンPとマスターパターンMに対して、1画素を単位として両パターンを相対的に偏位させても、その場合には図3(a)の状態が最も両パターンが一致している状態となるので、図3(b)より階調差が少なくなることはない。

【0025】そのため、この実施の形態においては補間による1画素未満単位の揺すらせを行うことによって、以下に示すように、この問題を克服しているのである。

【0026】図3(c)は図3(a)における両パターンの位置関係に対してマスターパターンを0.4画素程度、図中右へ偏位させた補間を行った場合に両者を重ね合わせた様子を示している。そして、図3(c)における両パターンの階調の差の絶対値を表わす図3(d)から分かるように、両パターンの階調の差が図3(b)に比べて減少しており、このようなオブジェクトパターンPとマスターパターンMとの位置関係で両パターンが合致していることが分かる。

【0027】そして、この実施の形態では以上のような1画素未満単位の幅を揺すらせた上記のマスター区域M11~MBBのそれぞれと検査区域P0との各画素の階調差の絶対値である階調差絶対値を全ての位置関係(マスター区域M11~MBB)の全ての画素に対して求め、全てのマスター区域M11~MBBにおいて所定のしきい値(以下「判定しきい値」という。)以上である階調差絶対値を含む場合には検査区域P0には欠陥有りと判定し、1以上のマスター区域M11~MBBにおいて全ての階調差絶対値が判定しきい値未満である場合には検査区域P0には欠陥無しと判定している。

【0028】ただし、この判定の具体的方法としては第1および第2の実施の形態ではマスター区域M11~MBBのそれぞれに対して、その区域内の全画素のうち、最大の階調差絶対値(以下「最大階調差」という。)を求め、全てのマスター区域M11~MBBに対する最大階調差のうちの最小値が判定しきい値より小さければ、欠陥無しと判定し、判定しきい値以上であれば欠陥有りと判定

する。

【0029】最小の最大階調差が判定しきい値以上であるということは、全てのマスター区域において判定しきい値以上となる階調差絶対値を含むということであり、最小の最大階調差が判定値未満であるということは、少なくとも1のマスター区域において全ての階調差絶対値が判定しきい値未満であるということである。

【0030】また、第3および第4の実施の形態では各マスター区域M11~MBBの全画素について階調差絶対値を判定しきい値と比較し、全ての画素で判定しきい値未満であればその区域においてパターン一致という結果を保持し、少なくとも1つの画素で判定しきい値以上であればその区域においてパターン不一致という結果を保持し、全てのマスター区域M11~MBBに対してパターン不一致の場合には検査区域P0に対して欠陥有りの判定を行い、マスター区域M11~MBBの少なくとも1つに対してパターン一致であれば検査区域P0に対して欠陥無しの判定を行う。

【0031】以上説明したこの実施の形態の方法によれば、オブジェクトパターンおよびマスターパターンの多値画像信号をもとに比較検査を行うため、量子化誤差が生じず、かつ1画素単位の小さな欠陥をも検出して高精度な欠陥検出を行うことができる。

【0032】以下、このような方法を用いた幾つかの実施の形態であるパターン欠陥検出装置およびそれを用いたパターン欠陥検出について説明していく。

【0033】<2. 第1の実施の形態>

<<2-1. 装置構成>>以下、図1の例に対応するパターン欠陥検出を行うように構成された回路構成をもつパターン欠陥検査装置について説明する。

【0034】図4は第1の実施の形態のオブジェクトパターンとマスターパターンにおける検査エリアを説明するための図である。この検出装置においては、図4に示すように、オブジェクトパターンとマスターパターン内に、508×508画素サイズからなる検査エリアA11、A12…およびA'11、A'12…を設定し、各検査エリア毎に欠陥検出を行うように構成される。なお、各検査エリアは、オブジェクトパターンにおける検査区域P0、マスターパターンにおけるエリアM0(マスター区域M66)に相当する。

【0035】図5にパターン欠陥検出装置の概略構成図を示す。同図に示すように、この装置は、プリント配線板等の検査物4を、所定範囲内の位置決め精度で保持可能とするXYテーブル5を有し、このXYテーブル5のX方向(主走査方向)への駆動がモータ6を含むX方向駆動部により行なわれるとともに、Y方向(副走査方向)への駆動がモータ7を含むY方向駆動部により行なわれる。

【0036】XYテーブル5の上方にはCCDラインセンサ8が、X方向線上に所定間隔をあけて8台設置され

ている。(ただし、図5では、便宜上、1台のみ図示し、他は図示を省略した。)これらのCCDラインセンサ8は、それぞれX方向線上に画素を構成する受光素子を一列に2048個配列したものをを用いる。これら8台のCCDラインセンサ8によるプリント配線板4の画像の読み取りは、CCDラインセンサ8でX方向にスキャンしながら、モータ7によりXYテーブル5をY方向へ移動させて、プリント配線板4をスキャン幅aで带状に走査し、往路側の走査を行う。往路側の走査が終了すれば、モータ6によりXYテーブル5をX方向へ上記スキャン幅aよりも若干小さな幅だけ移動させ検査領域がオーバーラップするように移動させ、ついでXYテーブル5を-(マイナス)Y方向へ移動させて帰路側の走査を行う。これにより、プリント配線板4の全面領域が走査されて、画像の読み取りが行なわれることとなる。図4(a)は、1台のCCDラインセンサ8により、往路側の画像データを取込んで得られるオブジェクトパターンPを示したものである。

【0037】CCDラインセンサ8により読み取られたアナログ画像信号は、バッファアンプ9により増幅された後、A/D変換部10によりデジタル画像信号に変換される。

【0038】A/D変換部10の出力端子側には、切替回路13が接続されており、この切替回路13は、マスターパターン入力時には接点13a側に、また、オブジェクトパターン入力時には接点13b側にそれぞれ切換えられる。

【0039】すなわち、マスターパターンの入力時、言い換えれば、XYテーブル5上に検査基準となるプリント配線板4が配されて、その画像が上記CCDラインセンサ8により読み取られたときは、A/D変換部10から時系列的に出力される多値画像信号を、接点13aを通してメモリ15に記憶させる。一方、オブジェクトパターンの入力時、言い換えればXYテーブル5上に検査対象となるプリント配線板4が配されて、その画像が上記CCDラインセンサ8により読み取られたときは、A/D変換部10から時系列的に出力される多値画像信号を、接点13bを通して欠陥検査部16の一方の入力端子へ入力させる。

【0040】欠陥検査部16(その詳細は後述する)では、上記画像信号、すなわちオブジェクトデータと、メモリ15からタイミングを合せて呼び出されるマスターデータとに基づいて、欠陥検査処理が行なわれる。なお、欠陥検査部16は遅延部16aと比較部16bとからなっている。

【0041】さらに、パターン欠陥検出装置にはバスラインBLが設けられており、そのバスラインBLにはモータ6、7、A/D変換部10、切替回路13および欠陥検査部16内の比較部16bとともに、CPU17、モニター18および操作部19が電気的に接続されてい

る。

【0042】CPU17はモータ6、7、A/D変換部10、切替回路13および欠陥検査部16内の比較部16bを同期を取りながら制御する。

【0043】モニター18はオペレータによる設定入力や欠陥検査結果等の表示を行う。

【0044】操作部19はモニター18の表示を確認したオペレータが各種設定および指示入力を行うキーボード、マウス等の入力手段である。

10 【0045】図6は、上記パターン欠陥検査装置の欠陥検査部16の比較部16bの概略回路構成を示す図である。欠陥検査部16には、検査物を走査して得られるオブジェクトパターンにおける検査区域P0の多値画像データ(オブジェクトデータOD)が、時系列的に入力される。同時に、オブジェクトデータODの入力に同期してメモリ15から呼び出されたマスターパターンにおけるエリアM0の多値画像データ(マスターデータMDa)が時系列的に入力される。

20 【0046】入力されたオブジェクトデータODは、各比較検出ブロックB11~B33へ入力される。この比較検出ブロックB11、B21、B31、B12、B22、B32、B13、B23、B33は、それぞれ、図1のマスター区域M11~MBBのうち整数画素分ずつ互いにずれたマスター区域M11、M16、M1B、M61、M66、M6B、MB1、MB6、MBBに対応して設けられている。

30 【0047】一方、欠陥検査部16に入力されたマスターデータMDaは、遅延部16a内のシフトレジスタSR1、SR2により1ラインずつ遅延され、比較検出ブロックB11~B33の水平方向の1段ごとに1ラインずつずらしてそれぞれマスターデータMDa、MDb、MDcとして入力されるとともに、垂直方向の1段ごとに挿入した図示しない遅延回路により、垂直方向の1段ごとに1画素分ずつ遅延させて入力される。これにより、各比較検出ブロックBij(i=1~3, j=1~3)にそれぞれ与えられるマスターデータは、全て2次元的に1画素ずつ位置ずれしたものとなる。

40 【0048】図7は、上記比較検出ブロックBij(i=1~3, j=1~3)の具体的回路構成を示す図である。各比較検出ブロックBijは、構成が全て同一であるので、ここでは一ブロックの回路のみを示している。

【0049】比較検出ブロックBijには画像補間部Caと詳細比較ブロックCij(i=1~5, j=1~5)が設けられている。

50 【0050】入力されたマスターデータMDに対して、画像補間部Caにおいて(1)式により主走査方向および副走査方向それぞれにx=0, 0.2, 0.4, 0.6, 0.8画素だけ偏位させた計25種類の補間画像信号が生成され、それぞれ詳細比較ブロックCijに送信される。なお、このうち主走査および副走査方向に0画素偏位させた画像は入力されたマスターデータMDそのま

まを出力するものである。

【0051】図8は詳細比較ブロックCijの具体的回路構成を示す図である。

【0052】詳細比較ブロックCijにオブジェクトデータODとマスターデータがMD入力されると、階調差算出回路Daはそれらの階調の差の絶対値を算出し、選択出力回路Dbに送信する。

【0053】選択出力回路Dbでは後述する階調差の絶対値が入力される前に最大階調差保持回路Dcに保存されていた階調差の絶対値の最大値が予め読み出されており、両者の比較が行われる。そして、所定値より大きいもののみ出力される。

【0054】最大階調差保持回路Dcは選択出力回路Dbから出力された値を順次最大値として保持しておき、最終的に得られたその詳細比較ブロックCijにおける階調差の絶対値の最大値である最大階調差を出力する。

【0055】このようにして、図7に示す各詳細比較ブロックCijによって出力された最大階調差は最小差選択回路Cbに集められ、最小差選択回路Cbはそのうちの最小値である最小最大階調差候補を求めて出力する。

【0056】このようにして、図6に示す各比較検出ブロックBijから出力された最小最大階調差候補は最小差決定回路Baに集められ、それら最小最大階調差候補のうちの最小の値である最小最大階調差が求められ、さらに、欠陥判定回路Bbに送信される。

【0057】そして、欠陥判定回路Bbは最小最大階調差と判定しきい値とを比較し、判定しきい値より小さければ検査区域P0には欠陥なしと判定し、逆に判定しきい値以上であれば欠陥有りとして判定して、それらいずれかの結果を検査結果信号として出力する。

【0058】<<2-2. 処理手順>>つぎに、以上説明したパターン欠陥検出装置による欠陥検出処理の手順を、それを示すフローチャートである図9を用いて説明する。

【0059】まず、マスターパターンとなる画像の取り込みを開始する(ステップS1)。以下、CCDラインセンサ8により画像を読み取り、得られたアナログ画像信号をA/D変換部10によりデジタル画像信号に変換していく。

【0060】つぎに、マスターパターン入力モードかどうかを判定し(ステップS2)、マスターパターン入力モードであればステップS3に進み、入力されたマスターデータをメモリ15に保存していく(ステップS3)。そして、オブジェクトパターン入力が終了した段階で比較検査を行う(ステップS4)。

【0061】図10は図9のステップS4の比較検査処理手順を詳細に説明するフローチャートである。以下、図10を用いてステップS4の処理をより詳細に説明する。

【0062】まず、画像を所定サイズのブロックに分割

する(図10:ステップS41)。

【0063】つぎに、全てのブロックについて以下の処理が終了したかどうかを判定し(図12:ステップS42)、終了していればステップS4の比較検査処理を終了し、以下の処理が終了していなければステップS43に進む。

【0064】つぎに、指定されたブロックに相当するオブジェクトパターンの検査区域P0のオブジェクトデータと、それに対してズレ量を見込んだマスターデータの切り出して読み込む(図10:ステップS43)。

【0065】つぎに、揺すらせ処理を行い、図1に示す全ての位置関係において検査(比較)を実行する(図10:ステップS44)。

【0066】図11は図10のステップS44の揺すらせ処理を詳細に説明するフローチャートである。

【0067】まず、補間により偏位したマスター区域M11~MBBのマスターデータを得る(図11:ステップS441)。

【0068】第1の実施の形態ではマスターパターンに補間を行うものとしている。図12はオブジェクトパターンに対して補間した場合の欠陥検出誤差の発生の様子を説明するための図である。

【0069】図12(a)のようなマスターパターンに対して、図12(b)のような欠陥d0があるオブジェクトパターンの欠陥検査を行う場合を考える。すなわち、被検査物におけるオブジェクトパターンには微少な1画素程度の欠陥がある場合が多い。このようなオブジェクトパターンに対して前述のような補間により1画素未満単位で偏位させたものを表したのが図12(c)である。図12(c)は左から順に0.2、0.6、0.8画像偏位したオブジェクトパターンを表している。図示のように図12(b)では欠陥d0は判定しきい値より大きいものであるため、本来なら欠陥有りの検査結果を得るべきところであるが、図12(c)の各補間画像では補間の結果、欠陥d1、d2、d3のいずれも判定しきい値を越えていないので欠陥として認識されず、検査結果は「欠陥無し」になってしまう。

【0070】このように、オブジェクトデータに対して補間して偏位させると1画素程度の欠陥を見落とす可能性が大きくなる。これに対して、マスターパターンには1画素単位で変化するパターンは少ないため、マスターパターンに対して補間すれば上記のような欠陥の見落としは生じ難いものと思われる。そのため第1の実施の形態の装置ではマスターパターンに対して補間して偏位した画像を得るものとしている。これにより、上記のような欠陥の見落としの発生を抑え、より高精度の欠陥検出を行うことができる。

【0071】つぎに、全てのマスター区域M11~MBBのマスターデータについて検査が終了したかどうかを判定し(図11:ステップS442)、終了していれば、全

での検査結果により得られた最大階調差の中での最小値である最小最大階調差を求め(図11:ステップS443)、逆に終了していなければ、次のマスター区域M11~MBBのマスターデータと検査区域P0のオブジェクトデータとの比較を行う(図11:ステップS444)。

【0072】ここで、ステップS444の比較とは画素ごとに階調差の絶対値を算出することであり、そのうちの最大階調差を保存する(図11:ステップS447)。

【0073】図10に戻り、つぎに、ステップS443(図11)で求められた最小最大階調差が判定しきい値以上であるか否かを判定し(図10:ステップS45)、YESであれば指定されたブロックの検査結果を「欠陥有り」とし(図10:ステップS46)、NOであれば検査結果を「欠陥無し」とする(図10:ステップS47)。

【0074】全てのブロックに対して上記ステップが行われると、ステップS4の処理が終了する。

【0075】図9に戻って、つぎに、検査結果が「欠陥有り」か「欠陥無し」かを判断し(ステップS5)、検査結果が「欠陥無し」(全てのブロックにおいて欠陥無し)と判定された場合にはステップS1に戻り、「欠陥有り」(何れかのブロックにおいて欠陥有り)と判定された場合にはステップS6に進む。

【0076】つぎに、検査結果に応じて欠陥部分の画像をモニター18に表示し、オペレータがそれを確認する(ステップS6)。そして、オペレータはそれが欠陥であるかどうか等を確認して対処する。

【0077】つぎに、全ての被検査物(オブジェクトパターン)に対して検査が終了したかどうかを判定し(ステップS7)、終了していなければステップS1に戻り、終了していれば欠陥検査を終了する。

【0078】以上説明したように、第1の実施の形態によれば、オブジェクトパターンおよびマスターパターンのそれぞれの多値画像信号同士を比較して欠陥検出を行なうため、画像信号の2値化を行う必要がなく、したがって量子化誤差を含まないので、量子化誤差を欠陥として検出することなく、かつ1画素程度の欠陥を検出することができるため、高精度な欠陥検出を行うことができる。また、「揺すらせ法」により欠陥を検出するので被検査物の正確な位置合わせを行うことなく、高精度な欠陥検出を行うことができる。

【0079】また、マスターパターンの多値画像データに対して補間して1画素のサイズより小さい幅の「揺すらせ法」を行うことができるので、正確な位置合わせを行うことなく、さらに高精度な欠陥検出を行うことができる。

【0080】また、2次元の直交軸のそれぞれの方向について補間を行ったマスターパターンを用いて検査するので、2次元的な位置ずれがある場合にも、正確な位置

合わせを行うことなく確実に欠陥を検出することができる。

【0081】また、マスターパターンに対して補間するので、オブジェクトパターンを補間する場合に比べて、オブジェクトパターンに1画素程度の欠陥が生じている場合にも誤検出を抑えて高精度な欠陥検出を行うことができる。

【0082】さらに、各マスター区域M11~MBBにおいて、最大階調差を保持するため、判定しきい値の設定を変化させることによって、検査精度の変更を容易に行えるので、メンテナンス性の良い装置とすることができる。

【0083】<3. 第2の実施の形態>第1の実施の形態のパターン欠陥検査装置では1画素サイズのウィンドウを用いるものであったが、第2の実施の形態のパターン欠陥検査装置はウィンドウを2×2画素のものを用いるものである。そのため、第2の実施の形態の装置では欠陥検査部16における比較部16bの各比較検出ブロックBijの詳細比較ブロックCijのそれぞれの構成が異なるものとなっている。また、図5の欠陥検査部16の遅延部16aにおいてオブジェクトデータODをそのままオブジェクトデータOD1とするとともに、図示しない遅延回路によりそれを1ライン分遅延させてオブジェクトデータOD2として、それぞれ比較部16bに入力する構成となっている。なお、その他の構成は第1の実施の形態の装置と同様である。

【0084】図13は第2の実施の形態における詳細比較ブロックCijの具体的回路構成を示す図である。以下、図13並びに図6および図7を用いて第2の実施の形態の装置によるパターン欠陥検出について説明する。

【0085】詳細比較ブロックCijにオブジェクトデータOD1とマスターデータMD1が入力されると、階調差算出回路Da1はそれらの階調差の絶対値を算出し、加算回路Deに送信するとともに、ラッチ回路Dd1にその値をラッチさせる。

【0086】次のオブジェクトデータOD1とマスターデータMD1が階調差算出回路Da1に入力されたときも、同じく両データの階調差の絶対値を算出し、加算回路Deに送信するとともに、ラッチ回路Dd1にラッチさせる。このとき、それまでラッチ回路Dd1にラッチされていた前の画素のデータは、加算回路Deに出力される。これにより、主走査方向に連続する2画素分のオブジェクトデータOD1とマスターデータMD1の階調差の絶対値が加算回路Deに入力されたことになる。

【0087】同様に、上記オブジェクトデータOD1とマスターデータMD1に対してそれぞれ1ライン分遅延を受けたオブジェクトデータOD2とマスターデータMD2が順次階調差算出回路Da2に入力され、それらの階調差の絶対値が加算回路Deに送信されるとともに、ラッチされていたオブジェクトデータOD2およびマス

タデータMD2の階調差の絶対値が加算回路Deに送信される。

【0088】以上のようにして2×2画素のウィンドウに相当する両データの階調差の絶対値が加算回路Deに
入力され、加算回路Deではこれらの和を算出して選択
出力回路Dbに送信する。

【0089】選択出力回路Dbでは階調差の絶対値の和
が入力されると、最大階調差保持回路Dcに保存されて
いた階調差の絶対値の和の最大値を読み出して、両者の
比較を行う。そして、小さくない方のデータを最大階調
差保持回路Dcに送出する。このようにして、最大階調
差保持回路Dcは選択出力回路Dbから出力された値を
順次最大値として保持しておき、最終的に得られたその
詳細比較ブロックCijにおける各ウィンドウ内での階調
差の絶対値の和の最大値である最大階調差を出力する。

【0090】以上においてシフトレジスタの中のデータ
が右へシフトされることは、図1に示す検査ウィンドウ
W、W'が右へ走査されていくことを意味し、したがっ
て、当該詳細比較ブロックCijに入力されるパターン全
域の走査の終了時に出力される最大階調差は、図1にお
いて、それに対応するオブジェクトパターンとマスター
パターンとの位置関係において得られた最大階調差とな
り、これがすべての詳細比較ブロックCijから出力され
て、最小差選択回路Cb（図9参照）に集められ、そこ
で最小最大階調差候補が出力され、さらにはそれがすべ
ての比較検出ブロックBij（図6参照）から出力されて
最小差決定回路Baに集められ、そこでそのうちの最小
のものである最小最大階調差が求められる。そして、得
られた最小最大階調差は欠陥判定回路Bbに送信され、
そこで判定しきい値と比較されて第1の実施の形態と同
様にして欠陥の検出が行われる。これにより、図1に示
す検査区域P0とマスター区域M11～MBBのすべてとの
比較処理を行ったことになる。そして、このような判定
をすべての被検査画像の全ブロックに対して行うことで
被検査物全体の欠陥検査を行うのである。

【0091】このような構成によりこの装置ではウィ
ンドウサイズを2×2画素として欠陥検出を行っている。
ところで、図12(c)の欠陥d1～d3のような1画
素単位ではその階調差がしきい値を越えない複数画素サ
イズの欠陥がオブジェクトパターンに存在する場合がある。
これは、アナログ画像信号をデジタル化した場合に
画素の境界に欠陥の中心が位置していた場合に生じやす
い。このような場合に第1の実施の形態の装置ではウィ
ンドウを1画素のものとしていたため、このような欠陥
d1～d3は検出できないことになるが、第2の実施の
形態ではウィンドウサイズを2×2画素とし、ウィンド
ウ内の各画素におけるオブジェクトデータとマスターデ
ータとの階調値の差の絶対値の和をとって、それを判定
しきい値と比較して欠陥を検出しているためこのような
欠陥d1～d3も検出することができる。

【0092】また、このような効果のほか第2の実施の
形態によれば、第1の実施の形態における「1画素程度
の欠陥を検出することができる」という効果以外の効果
を得ることができる。

【0093】<4. 第3の実施の形態>第1の実施の形
態の装置は階調差の絶対値の最大値を各ブロックCijで
求め、そのうちの最小値である最小最大階調差を判定し
きい値と比較することによって欠陥を検出するものとし
たが、第3の実施の形態では各比較検出ブロックBijに
10 おいて階調差の絶対値を判定しきい値と比較して得られ
た結果を保持し、それらを集めて論理積演算することに
より欠陥検出結果を得るものである。そのため、第3の
実施の形態の装置では欠陥検査部16における比較部1
6bの構成が異なるものとなっている。なお、その他の
構成は第1の実施の形態の装置と同様であり、ウィンド
ウも1画素サイズである。以下、第3の実施の形態の装
置における比較部16bの構成およびそれを用いた欠陥
検出処理について説明する。

【0094】図14は第3の実施の形態であるパターン
欠陥検査装置の欠陥検査部16の比較部16bの概略回
路構成を示す図であり、図15は図14の比較部16b
の比較検出ブロックBij（i=1～3，j=1～3）の
20 具体的回路構成を示す図であり、さらに、図16は図1
5における詳細比較ブロックCijの具体的回路構成を示
す図である。

【0095】図16に示すように詳細比較ブロックCij
は入力されたマスターデータMDおよびオブジェクトデー
タODの階調差の絶対値を求め判定回路Dfに送信す
る。

【0096】判定回路Dfは送信された信号を判定しき
い値と比較し、判定しきい値未満ならそのオブジェクト
データODとマスターデータMDとが一致したとして
「0」を、判定しきい値以上であれば両データが不一致
であるとして「1」を結果信号としてORゲートDgに
送信する。

【0097】ORゲートDgには判定回路Dfからの結
果信号とともに結果保持回路Dhに保持されていたそれ
までの結果信号が入力され、それら結果信号の論理和演
算を行い、その出力は結果保持回路Dhに保持される。
結果保持回路Dhは、一度「1」の結果信号が入力され
ると、検査対象となっているブロックについての検査
（比較）が終了するまで、その状態を保持する。

【0098】図15において各詳細比較ブロックCijよ
り得られた上記結果信号はANDゲートCcに集められ
て論理積演算が行われ、その結果信号がANDゲートB
c（図14）に出力される。

【0099】図14において各比較検出ブロックBijか
ら出力された上記結果信号はANDゲートBcに集めら
れて論理積演算が行われ、その結果が最終的な検査結
果信号として出力される。

【0100】これにより、図1に示す検査区域P0とマスターパターン区域M11~MBBのすべてとの比較処理により得られた結果信号の論理積演算を行ったことになるので、検査区域P0とマスター区域M11~MBBのうちのいずれかとの比較で、両パターンが一致している（結果信号「0」）と判定されれば、検査結果信号も「0」となり、検査区域P0には欠陥無しと判定することになり、逆に両区域のすべての比較において両パターンが不一致（結果信号「1」）と判定されれば、検査結果信号も「1」となり、検査区域P0には欠陥有りとして判定することになる。そして、このような判定をすべての被検査画像の全てのブロックに対して行うことで被検査物全体の欠陥検査を行うのである。

【0101】以上、説明したように第3の実施の形態によれば、第1の実施の形態における「メンテナンス性の良い装置とすることができる」という効果以外の効果を得ることができるのに加えて、1ビットの結果信号のみをマスター区域M11~MBBのそれぞれに対して保持するため、保持回路の容量が少なく済む。

【0102】＜5. 第4の実施の形態＞第3の実施の形態のパターン欠陥検査装置では1画素サイズのウィンドウを用い、かつ、各詳細比較ブロックCijが結果信号のみ出力するものであったが、第4の実施の形態のパターン欠陥検査装置はウィンドウを2×2画素のものを用い、かつ各詳細比較ブロックCijが結果信号のみ出力するものである。そのため、第4の実施の形態の装置では欠陥検査部16の遅延部16aにおける比較部16bの各比較検出ブロックBijの各詳細比較ブロックCijの構成が異なるものとなっている。なお、その他の構成は第3の実施の形態の装置と同様である。

【0103】図17は第4の実施の形態における詳細比較ブロックCijの具体的回路構成を示す図である。以下、図17（並びに図14および図15）を用いて第4の実施の形態の装置における回路構成およびその装置によるパターン欠陥検出について説明する。

【0104】詳細比較ブロックCijにオブジェクトデータOD1とマスターデータMD1が入力されると、階調差算出回路Da1はそれらの階調差の絶対値を算出し、判定回路Df1に送信する。

【0105】判定回路Df1では得られた階調差の絶対値と判定しきい値とを比較し、判定しきい値未満なら一致信号「0」を、判定しきい値以上であれば不一致信号「1」を結果信号としてラッチ回路Dd1にラッチさせるとともに、その結果信号を直接ANDゲートDkに送信する。

【0106】つぎのオブジェクトデータOD1とマスターデータMD1との比較による結果信号がラッチ回路Dd1に入力されたときも、同じく両データによる結果信号を求めてANDゲートDkに送信するとともに、ラッチ回路Dd1にラッチさせる。このとき、それまでラッ

チ回路Dd1にラッチされていた前の画素の結果信号は、ANDゲートDkに出力される。これにより、主走査方向に連続する2画素分のオブジェクトデータOD1とマスターデータMD1を比較した結果信号がANDゲートDkに入力されたことになる。

【0107】同様に、上記オブジェクトデータOD1とマスターデータMD1に対してそれぞれ1ライン分遅延を受けたオブジェクトデータOD2とマスターデータMD2が順次階調差算出回路Da2に入力され、それらの階調差の絶対値が判定回路Df2に送信される。そして判定回路Df2により得られた上記と同様の結果信号は、その一部が直接ANDゲートDkに送信されるとともに、その他はラッチ回路Dd2にラッチされ、それとともに、ラッチ回路Dd2にラッチされていた前の画素の結果信号はANDゲートDkに送信される。

【0108】以上のようにして2×2画素のウィンドウに相当する両データの各画素についての結果信号はANDゲートDkに入力されて論理積演算を受け、その演算結果を表す結果信号が保持回路Djに出力される。保持回路Djは、一度「1」の結果信号が入力されると、検査対象となっているブロックについての検査が終了するまで、その状態を保持する。

【0109】以上により、図1に示す検査ウィンドウW、W'が右へ走査されながら結果信号が出力されることになる。したがって、当該詳細比較ブロックCijに入力されるパターン全域の走査の終了時に出力される結果信号は、図1において、それに対応するオブジェクトパターンとマスターパターンとの位置関係において得られた結果信号となり、これがすべての詳細比較ブロックCijから出力されて、ANDゲートCc（図15参照）に集められて論理積演算が行われ、さらにはそれがすべての比較検出ブロックBij（図14参照）から出力されてANDゲートBcに集められ、そこでさらに論理積演算を施されて最終的な検査結果信号が出力される。

【0110】これにより、図1に示す検査区域P0とマスター区域M11~MBBのすべてとの比較処理を行ったことになる。そして、このような判定をすべての被検査画像の全ブロックに対して行うことで被検査物全体の欠陥検査を行うのである。

【0111】以上説明したように、第4の実施の形態によれば、第2の実施の形態における「メンテナンス性の良い装置とすることができる」という効果以外の効果を得ることができる。

【0112】＜6. 変形例＞上記第1～第4の実施の形態においてパターン欠陥検出装置およびそれによるパターン欠陥検出処理の一例を示したが、この発明はこれに限られるものではない。

【0113】また、上記第1および第3の実施の形態では、ウィンドウを1画素サイズのものとし、第2および第4の実施の形態ではウィンドウを2×2画素のものとし

したが、 3×3 画素以上の大きさのものとしてもよく、さらにはその形状も 2×3 画素のように正方形でなくともよい。また、第1および第2の実施の形態の回路構成をいずれも備えるものとして、操作部19を通じてウィンドウを1画素のものと 2×2 画素のものとを切替えられるものとしてもよい。

【0114】また、上記第1～第4の実施の形態では欠陥検査部16内の回路によりパターン欠陥検出処理を行うものとしたが、CPU、メモリ等を設けてソフトウェア的に行うものとしてもよい。

【0115】また、第1～第4の実施の形態では、0.2画素単位で偏位させたマスター区域M11～MBBにより「揺すらせ法」による比較検査を行うものとしたが、0.1画素単位等の0画素以上からの揺すらせの単位のものとしてもよい。

【0116】さらに、第1ないし第4の実施の形態ではマスターパターンの補間を線形補間により行うものとしたが、多項式補間、スプライン補間等、補間方法は任意である。

【0117】

【発明の効果】以上説明したように、請求項1および請求項2ないし請求項6の発明によれば、オブジェクトパターンおよびマスターパターンのそれぞれの多値画像信号同士を比較して欠陥検出を行なうため、画像信号の2値化を行う必要がなく、したがって量子化誤差を欠陥として検出することなく、かつ1画素程度の欠陥を検出することができるため、高精度な欠陥検出を行うことができる。

【0118】また、マスターパターンの拡張区域にわたって2次元的に単位量ずつ所定量だけ位置ずれした複数のマスター区域の多値画像信号と、オブジェクトパターンの検査区域の多値画像信号とを、前記複数のマスター区域毎にそれぞれ比較して欠陥検出を行うため、被検査物の正確な位置合わせを行うことなく、高精度な欠陥検出を行うことができる。

【0119】また、とくに、請求項3の発明によれば、マスターパターンの多値画像信号に対して補間することにより、1画素のサイズより小さい単位量ずつ所定量だけ位置ずれした複数のマスター区域の多値画像信号を得て、それらとオブジェクトパターンの検査区域内の多値画像信号と比較するので、正確な位置合わせを行うことなく、さらに高精度な欠陥検出を行うことができる。

【0120】また、とくに、請求項4の発明によれば、2次元の直交軸のそれぞれの方向について補間を行って得られた複数のマスターパターン区域の多値画像信号を用いて検査するので、2次元的な位置ずれがある場合にも、正確な位置合わせを行うことなく確実に欠陥を検出することができる。

【0121】また、とくに、請求項5の発明によれば、階調差の絶対値のうちの最大値を複数のマスター区域の

それぞれに対して求めて保持し、それら最大値のうちの最小値を選択し、その最小値としきい値とを比較して欠陥検出するので、しきい値の設定を変化させることによって、検査精度の変更を容易に行えるので、メンテナンス性の良い装置とすることができる。

【0122】また、とくに、請求項6の発明によれば、複数のマスター区域のそれぞれに対する比較結果を保持して、保持された比較結果をもとに欠陥検出を行うので、記憶容量が少なく済む。

10 【図面の簡単な説明】

【図1】本発明の実施の形態に係るパターン欠陥検出の「揺すらせ法」をイメージ的に示した図である。

【図2】実施の形態における1画素未満単位で偏位した多値画像信号の概念を説明するための図である。

【図3】1画素未満単位の偏位画像信号を用いてパターンマッチングを行った例を示す図である。

【図4】第1の実施の形態のオブジェクトパターンとマスターパターンにおける検査エリアを説明する図である。

20 【図5】第1の実施の形態のパターン欠陥検出装置の概略構成を示す図である。

【図6】第1の実施の形態のパターン欠陥検出装置における比較部の概略回路構成を示す図である。

【図7】第1の実施の形態における比較検出ブロックの具体的回路図である。

【図8】第1の実施の形態における詳細比較ブロックの具体的回路構成を示す図である。

【図9】第1の実施の形態における欠陥検出処理の手順を示すフローチャートである。

30 【図10】図9の比較検査処理手順を詳細に説明するフローチャートである。

【図11】図10のパターンマッチング処理を詳細に説明するフローチャートである。

【図12】オブジェクトパターンを補間した場合の検出誤差の発生を説明するための図である。

【図13】第2の実施の形態における詳細比較ブロックの具体的回路構成を示す図である。

【図14】第3の実施の形態のパターン欠陥検査装置の欠陥検査部の比較部の概略回路構成を示す図である。

40 【図15】図14の比較部の比較検出ブロックの具体的回路構成を示す図である。

【図16】図15における詳細比較ブロックの具体的回路構成を示す図である。

【図17】第4の実施の形態における詳細比較ブロックの具体的回路構成を示す図である。

【図18】従来のパターンマッチング法によるパターン欠陥検査の処理概要を説明するための図である。

【符号の説明】

8 CCDラインセンサ（入力する手段）

50 15 メモリ

16 欠陥検査部

16a 遅延部(抽出手段)

16b 比較部

B11~B33 比較検出ブロック(Ba, Bbと併せて比較手段)

Ba 最小差決定回路

Bb 欠陥判定回路

C11~C55 詳細比較ブロック

Ca 画像補間部

Cb 最小差選択回路

Da, Da1, Da2 階調差算出回路

Db 選択出力回路

Dc 最大階調差保持回路

De 加算回路

Df, Df1, Df2 判定回路

Dh 結果保持回路

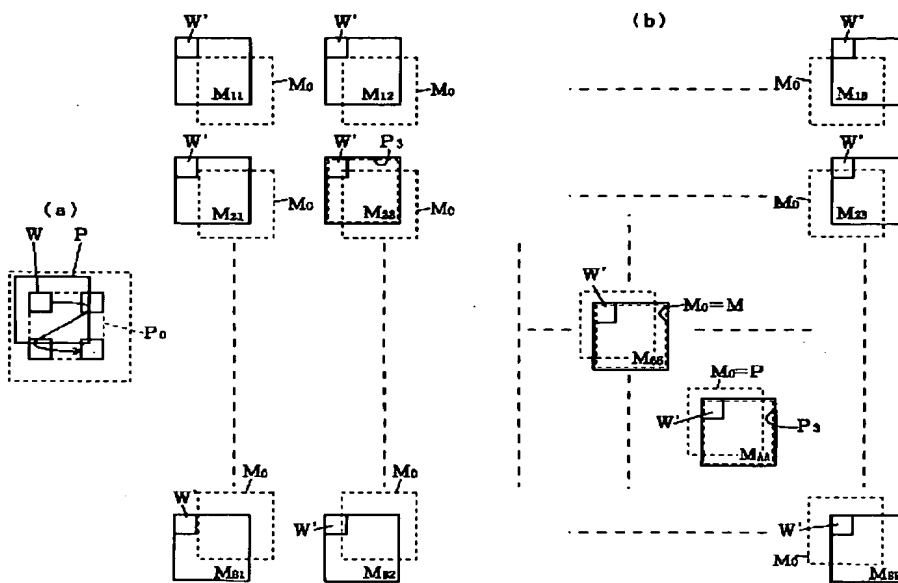
M11~M88 マスター区域

P0 検査区域

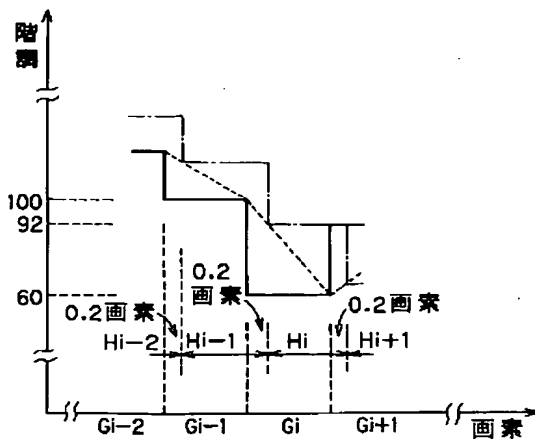
W, W' 欠陥検査ウィンドウ

10

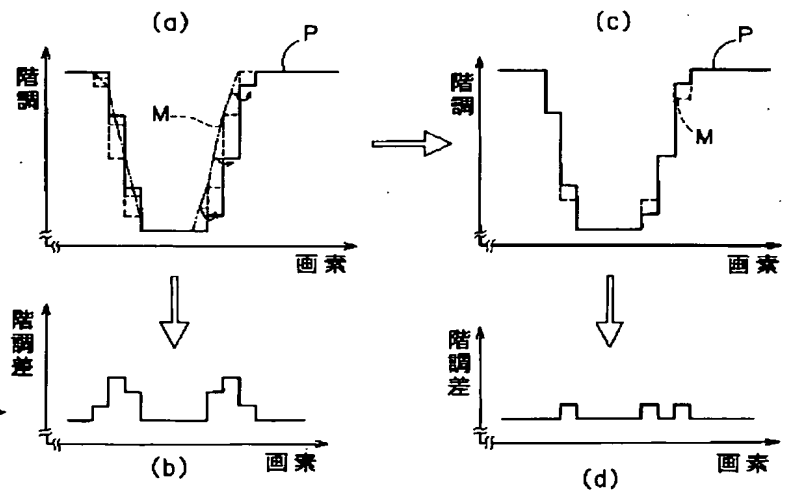
【図1】



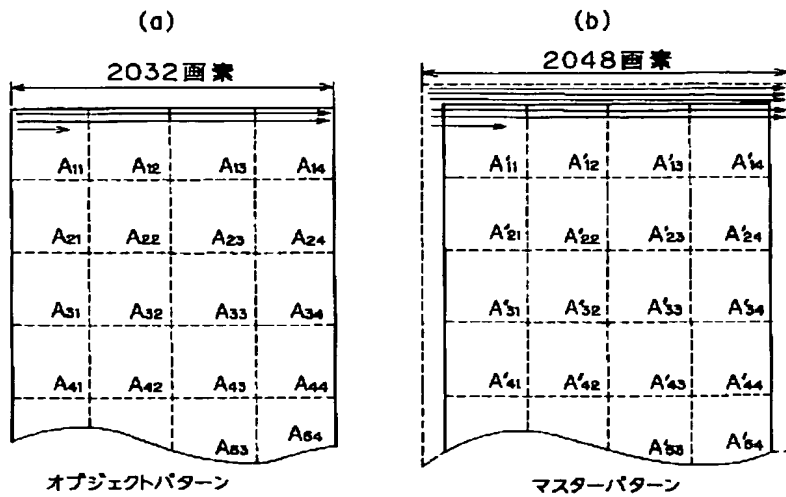
【図2】



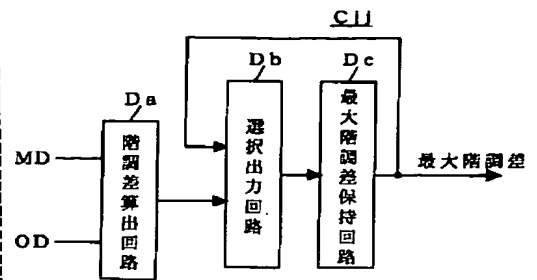
【図3】



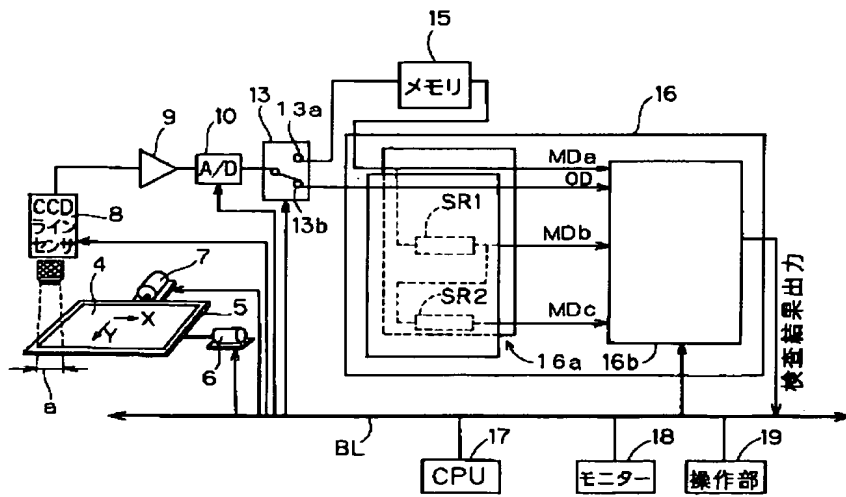
【図 4】



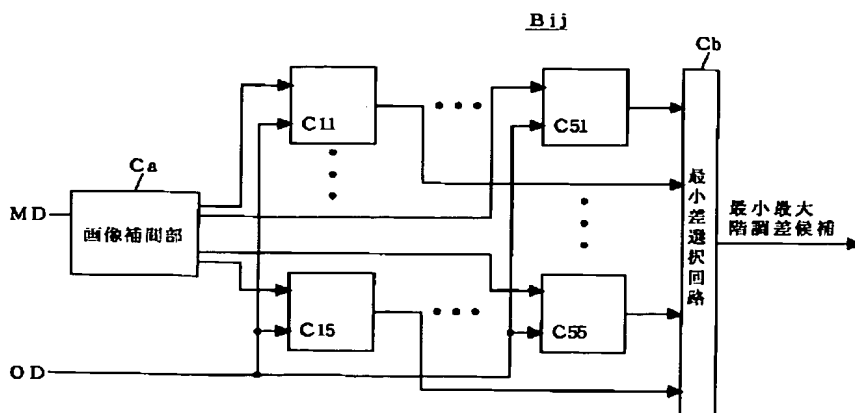
【図 8】



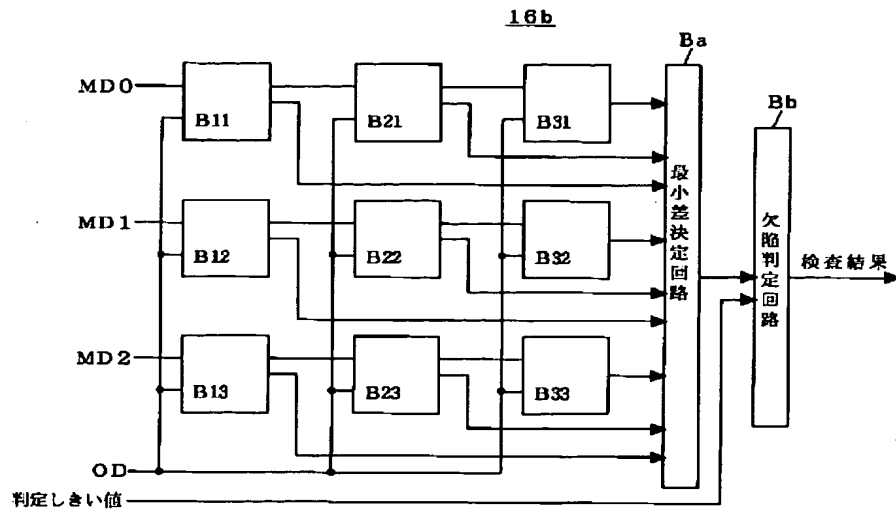
【図 5】



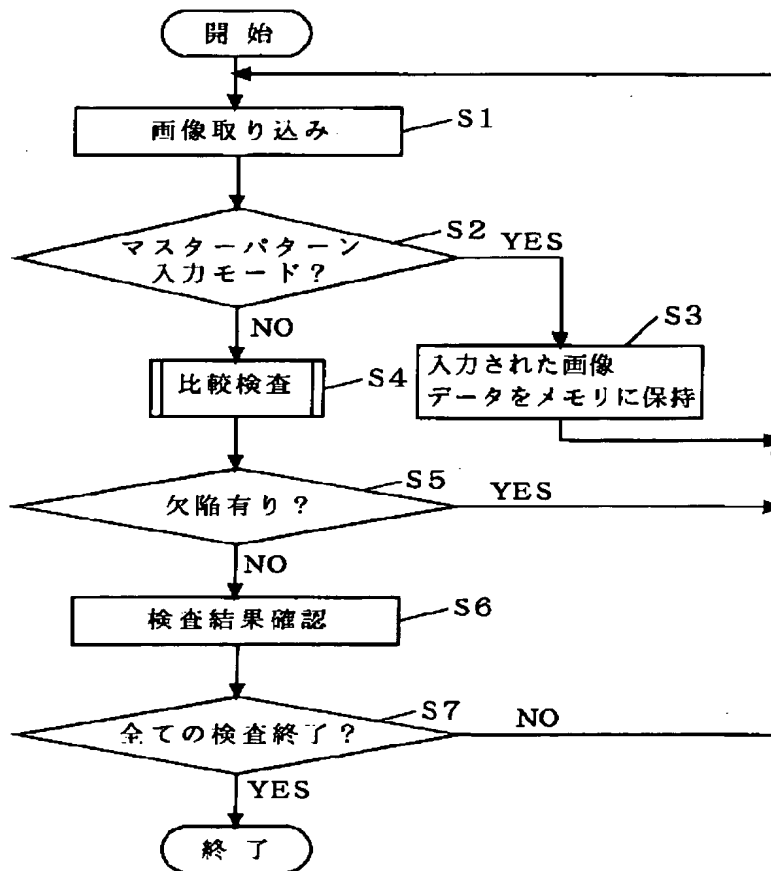
【図 7】



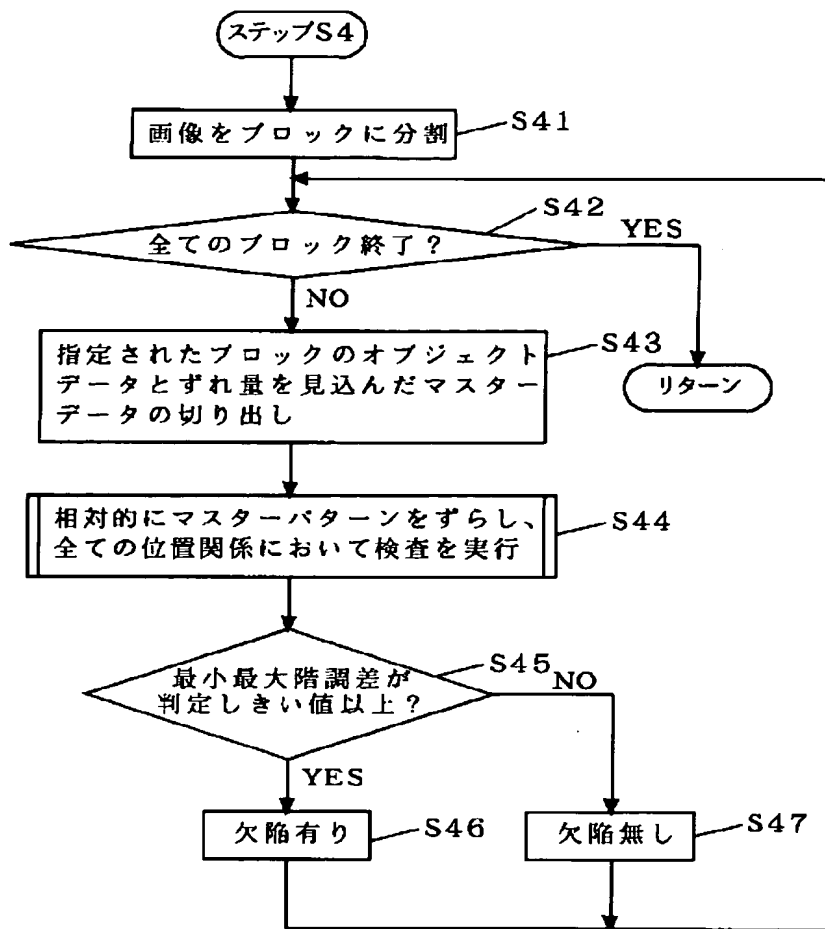
【図6】



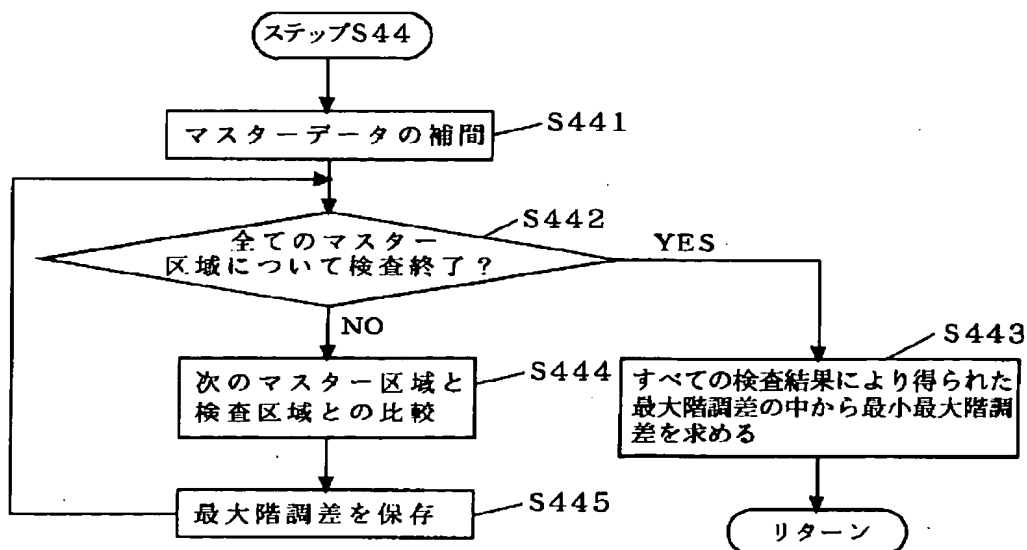
【図9】



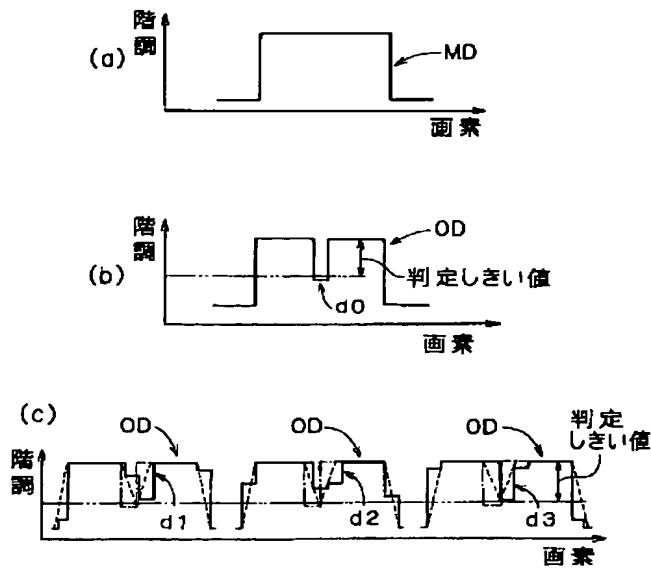
【図10】



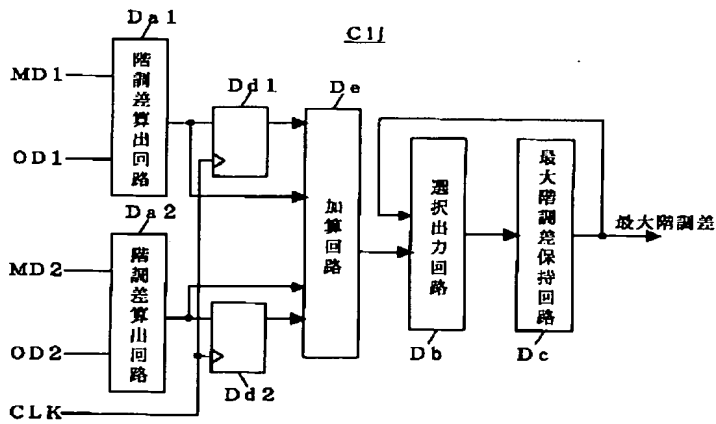
【図11】



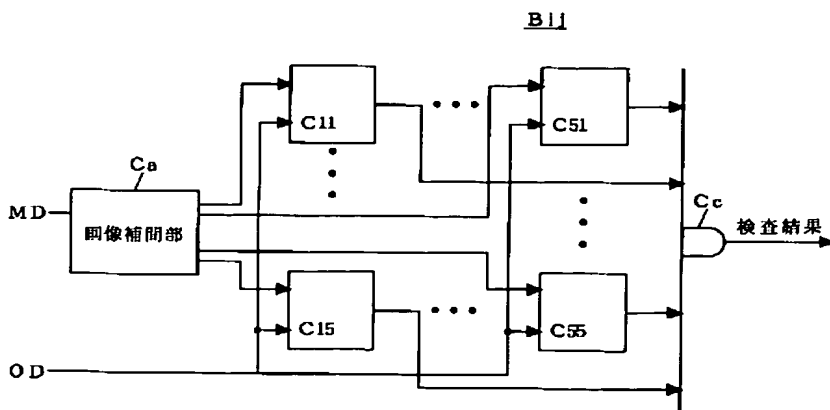
【図12】



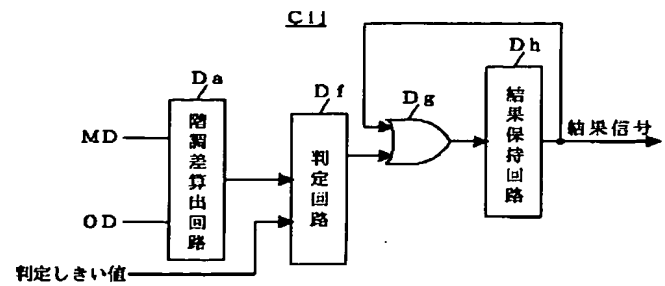
【図13】



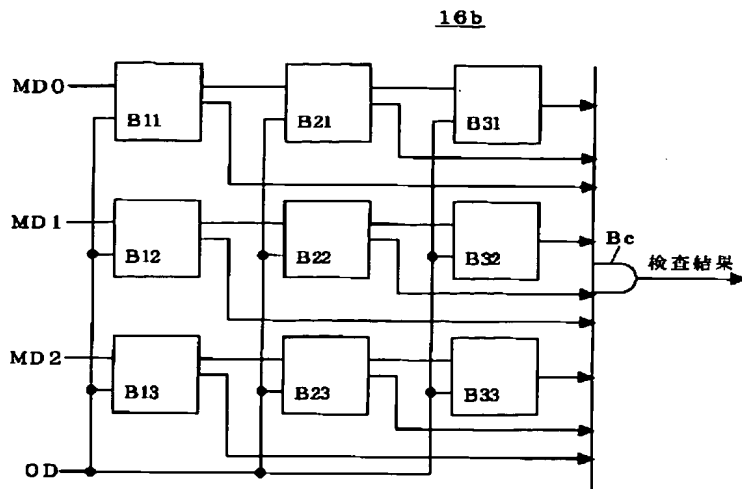
【図15】



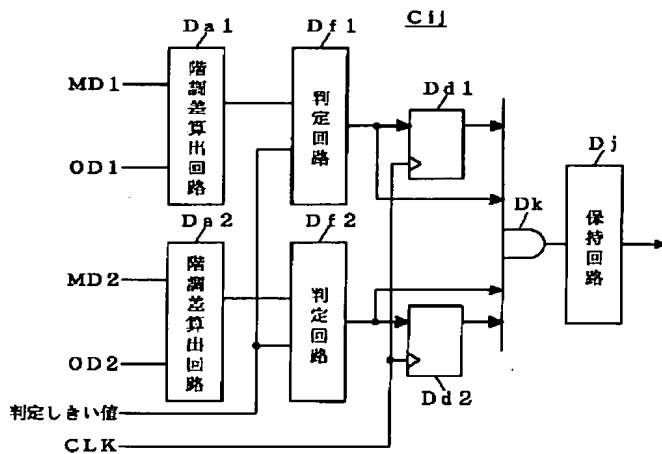
【図16】



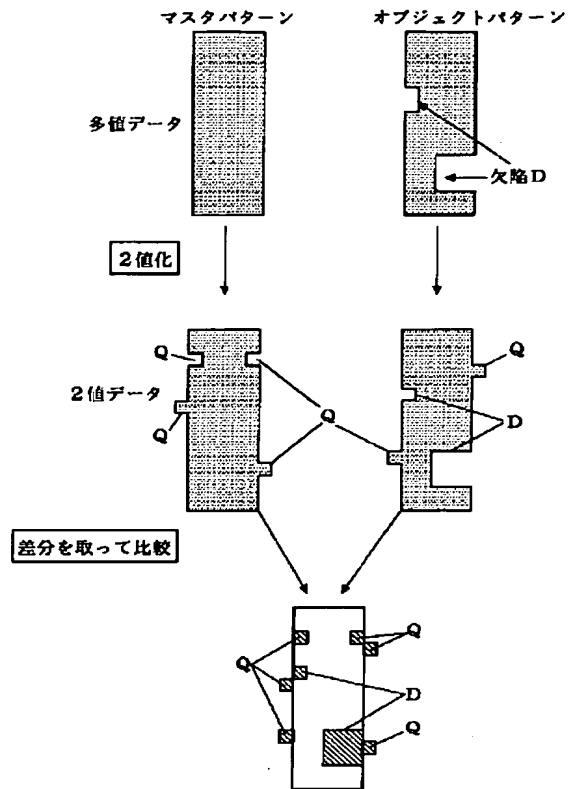
【図 14】



【図 17】



【図 18】



フロントページの続き

(72) 発明者 大西 浩之
京都市上京区堀川通寺之内上る 4 丁目天神
北町 1 番地の 1 大日本スクリーン製造株
式会社内

F ターム (参考) 2F065 AA49 AA56 BB02 CC01 CC17
CC25 FF01 FF04 FF61 JJ02
JJ05 JJ25 MM03 MM22 PP12
QQ00 QQ03 QQ11 QQ12 QQ23
QQ24 QQ25 QQ27 QQ36 QQ39
QQ47 RR09 SS11